

минути. Середнє час створення тесту становить приблизно 7 хвилин. Середнє час проходження тесту, що складається з 20 питань - 8 хвилин.

З наведених результатів можна сказати, що система має хороші показники швидкості обробки запитів. Інтерфейс створення тестів потребує вдосконалення. Сам процес створення тестів займає, на наш погляд, занадто багато часу, над цим питанням слід працювати.

ІСТОЧНИКИ

1. Фролов В. Н., Гарафієва А. Ф. Розробка системи автоматизованого тестування [Текст] // Аспекти і тенденції педагогічної науки: матеріали II Міжнарод. науч. конф. (г. Санкт-Петербург, липень 2017 г.). — СПб.: Своя видавництво, 2017. — С. 106-109. — URL <https://moluch.ru/conf/ped/archive/216/12684/> (дата звернення: 08.11.2018). <https://moluch.ru/conf/ped/archive/216/12684/>
2. “Easy LMS”- платний популярний сервіс онлайн-тестування. URL: <https://www.easy-lms.com/>
3. “Metanit” – онлайн-справочник по програмуванню. URL: <https://metanit.com/sharp/mvc/7.2.php>
4. “Professor Web” - онлайн-справочник по програмуванню. URL: <https://professorweb.ru/my/entity-framework/6/level1/>
5. “MSDN”- бібліотека компанії Microsoft, що містить опис об'єктної моделі .NET Framework. URL: <https://msdn.microsoft.com/>

КОНТРОЛЕПРИДАТНІСТЬ СХЕМ В ЦИФРОВИХ КОМПОНЕНТАХ СИСТЕМ КРИТИЧНОГО ЗАСТОСУВАННЯ

Ярмоленко Андрій¹, Дерій Михайло², д.т.н., проф., Дрозд Олександр³
Одеський національний політехнічний університет,
Одеса, Україна,

¹andy.yarmol@gmail.com, ²mderiy1995@gmail.com, ³drozd@ukr.net

Ця стаття присвячена проблемі прихованих розбіжностей, пов'язаних з низькою перевіркою цифрових компонентів в системах безпеки та контрольних системах, призначених для роботи в двох режимах: нормальному та аварійному. Перевірено ітеративний мультиплікаційний масив і паралельний компаратор на програмних моделях їх схем для різних діапазонів вхідних даних в нормальних та аварійних режимах. Ключові слова: системи, пов'язані з безпекою, цифрові компоненти, приховані несправності, перевірка, ітеративний множник масиву, паралельний компаратор.

Безпека об'єктів підвищеного ризику, широко представлених в енергетиці й на транспорті, оборонній та космічній областях електростанціями та енергомережами,
74

швидкісною залізничною дорогою та літальними апаратами, забезпечується з використанням інформаційних технологій, імplementованих у інформаційно управляючі системи критичного застосування (*safety-related instrumentation and control systems*). Високі вимоги, що пред'являються до функціональної безпеки цифрових компонентів (ЦК), забезпечуються використанням відмовостійких рішень, які в комерційних застосуваннях є достатніми для одержання достовірних результатів [1, 2].

Однак системи критичного застосування мають ту особливість, що проектуються для роботи в двох режимах: нормальному та аварійному. Причому основний час вони працюють у нормальному режимі, хоча розробляються заради аварійного режиму [3, 4]. Ця особливість породжує проблему низької контролепридатності цифрових компонентів, які традиційно будуються на основі матричних структур та в різних режимах приймають данні з різних множин вхідних слів, і тому в нормальному режимі можуть накопичувати приховані несправності, що спотворюють функціональність цифрових компонентів в аварійному режимі. Причому ні використання мажоритарних структур, ні багатoversійних або інших відмовостійких рішень не розв'язують цю проблему в повній мірі – дублюючі канали та додаткові версії також схильні до накопичення прихованих несправностей цифрових компонентів та загрози їх прояву в аварійному режимі [5, 6].

Вивчення контролепридатності схем різних цифрових компонентів є важливим етапом розв'язання проблеми прихованих несправностей у проектуванні безпечних систем та їх компонентів.

Данна робота присвячена дослідженню контролепридатності цифрових компонентів з матричною структурою на основі розробки та аналізу програмних моделей їх схем.

Системи критичного застосування одержують первинні данні від сенсорів, що знімають з об'єктів підвищеного ризику значення параметрів, важливих для підтримки їх функціональної безпеки, а також виконують їх обробку, аналіз та дії, спрямовані на упередження аварій та зниження наслідків у випадку розвитку аварії.

Серед найбільш використовуваних цифрових компонентів можна виділити паралельні компаратори, які порівнюють оцифровані наближені результати виміру й обробки різних параметрів функціонування об'єктів підвищеного ризику з рівнями небезпеки, а також матричні помножувачі, що виконують ключову операцію наближених обчислень у форматах з рухомою комою [7].

Проблемні точки цифрової схеми, в яких у нормальному режимі можуть накопичуватися приховані несправності, що знижують відмовостійкість схеми в аварійному режимі, відносяться до потенційно загрозливих. Контролепридатність схеми оцінюється відношенням кількості її потенційно загрозливих точок до загальної їх кількості. Точка схеми відноситься до множини потенційно загрозливих, якщо спостерігається, тобто значення сигналу в цій точці впливають на результат, і не спостерігається відповідно в аварійному і нормальному режимі.

Розроблені для паралельного компаратора та матричного помножувача програмні моделі забезпечують моделювання роботи цих пристроїв на вхідних даних, що

задаються довільним чином в межах діапазонів, характерних для нормального та аварійного режимів. Для всіх точок схем визначаються значення спостережуваності в нормальному та аварійному режимі, за якими встановлюється відношення точки до множини потенційно загрозливих.

Програмні моделі пристроїв розроблено на вільно розповсюдженій демоверсії Delphi XE6 [8].

Проведені дослідження контролепридатності матричного помножувача показали її підвищення зі збільшенням множини вхідних слів, що використовуються у нормальному режимі системи критичного застосування. При використанні у нормальному режимі 1,5%, 6%, 13,5% та 24% від множини M всіх вхідних слів кількість потенційно загрозливих точок схеми матричного помножувача складає 44,6%, 27,2%, 23,0% та 13,2%, а контролепридатність становить 55,4%, 72,8%, 77,0% та 86,8%, відповідно.

Лише при підвищенні обсягу вхідних даних до 39% від множини M контролепридатність схеми матричного помножувача досягає 100%.

Програмна модель паралельного компаратора розроблена для схеми, що спроектована на FPGA (*Field Programmable Gate Array*) з LUT-орієнтованою архітектурою (LUT – *Look-Up Table*) за допомогою САПР Intel Altera Quartus II v13 64 b [9]. Біти пам'яті та адресні входи й виходи LUT віднесено відповідно до внутрішніх та зовнішніх точок схеми.

Спостережуваність внутрішніх точок схеми визначається за умови адресації до відповідних бітів пам'яті у вибраному режимі роботи паралельного компаратора.

Результати моделювання паралельного цифрового компаратора показали наступні закономірності: контролепридатність, що обчислена для зовнішніх точок схеми, приймає значення у діапазоні 35% – 46%; мінімальні, середні та максимальні значення контролепридатності зменшуються зі збільшенням розрядності двійкових кодів з 37% до 35%, з 42% до 36% та з 46% до 37%, відповідно; контролепридатність, що обчислена для внутрішніх точок схеми, приймає постійне значення 94%.

Таким чином, дослідження на програмних моделях компаратора та помножувача, які характеризуються паралельною матричною структурою, показали низькі значення контролепридатності, що сприяє накопиченню прихованих несправностей у нормальному режимі систем критичного застосування.

ДЖЕРЕЛА

1. V. Kharchenko, A. Gorbenko, V. Sklyar, C. Phillips, “Green Computing and Communications in Critical Application Domains: Challenges and Solutions,” *IX International Conference of Digital Technologies*, Zhilina, Slovak Republic, 2013, pp. 191-197.

2. E. Brezhnev, “Risk-analysis in critical informational control system based on computing with words’ models,” VII international workshop of Digital Technologies, Zilina, Slovak Republic, 2010, pp. 19-20.

3. IEC 61508-1:2010. Functional Safety of Electrical / Electronic / Programmable Electronic Safety Related Systems – Part 1: General requirements. Geneva: International Electrotechnical Commission, 2010.

4. V. Kharchenko, V. Sklyar, Eds, FPGA-based NPP I&C Systems: Development and Safety Assessment. Ukraine. RPC Radiy, National Aerospace University “KhAI”, SSTC on Nuclear and Radiation Safety, 2008, 188 p.

5. M. Drozd, A. Drozd, “Safety-Related Instrumentation and Control Systems and a Problem of the Hidden Faults,” The 10th International Conference on Digital Technologies 2014, Zhilina, Slovak Republic, 2014, pp. 137–140. DOI: 10.1109/DT.2014.6868692

6. A. Drozd, S. Antoshchuk, J. Drozd, K. Zashcholkin, M. Drozd, N. Kuznietsov, M. Al-Dhabi, V. Nikul, “Checkable FPGA Design: Energy Consumption, Throughput and Trustworthiness,” in book: Green IT Engineering: Social, Business and Industrial Applications, Studies in Systems, Decision and Control, V. Kharchenko, Y. Kondratenko, J. Kacprzyk (Edits), Vol. 171. Berlin, Heidelberg: Springer International Publishing, pp. 73 – 94, 2018.

7. IEEE Std 754™-2008 (Revision of IEEE Std 7541985) IEEE Standard for Floating-Point Arithmetic. IEEE 3 Park Avenue New York, NY 10016-5997, USA, 2008

8. Delphi 10 Seattle: Embarcadero, 2015. <https://www.embarcadero.com/ru/products/delphi>

9. Cyclone II Architecture. Cyclone II Device Handbook Version 3.1. Altera Corporation, 2007. http://www.altera.com/literature/hb/cyc2/cyc2_cii51002.pdf

ДОСТОВЕРНОСТЬ РЕЗУЛЬТАТОВ И МЕТОДА ИХ КОНТРОЛЯ В МАТРИЧНОМ УМНОЖИТЕЛЕ МАНТИСС

Ясмина Мохамад Зейн¹, Косандяк Валентин², д.т.н., проф., Дрозд Александр³
Одесский национальный политехнический университет,

Одесса, Украина,

¹zeinyasmineh@yahoo.com, ²vkosandyak21@gmail.com, ³drozd@ukr.net

Документ адресован проблеме оценки как достоверности вычисленных результатов, так и достоверности их проверки по неравенствам на примере приближенной обработки данных в мультипликаторе итеративного массива. Оценка достоверности выполняется на разработанных для этой программы моделях итеративного множителя массивов и результатов проверки методов по неравенствам. Моделирование операции умножения итеративного массива под действием ошибок показывает высокий уровень достоверности результата и достоверность метода, проверяющего результаты по неравенствам

Ключевые слова: итеративный множитель массива, приближительная обработка данных, программная модель, достоверность, проверка результатов по неравенствам